

AVP32F379D 数字信号处理器

数据手册预览版

编号:

Advancechip



Electronics

湖南进芯电子科技有限公司

2024 年 7 月

V1.0

1. 产品特征

• 主要特征

• 双核结构

- 两个高效 32 位中央处理单元(CPU) (A2000 内核)
- 主频 200MHz (周期 5ns)
- IEEE754 单精度浮点单元 (FPU)
- 三角函数加速器 (TMU)
- Viterbi/复杂数学单元 (VCU-II)

• 两个可编程控制律加速器 (CLA)

- 200MHz
- IEEE 754 单精度浮点指令
- 独立于主 CPU 执行代码

• 片上存储器

- 512KB (256KW) 或 1MB (512KW) 闪存 (ECC 保护)
- 172KB (86KW) 或 204KB (102KW) RAM (ECC 保护或奇偶校验保护)
- 支持第三方开发的双区安全
- 唯一识别号

• 时钟和系统控制

- 两个内部零引脚 10MHz 振荡器
- 片上晶体振荡器
- 窗口看门狗计时器模块
- 丢失时钟检测电路

• 1.1V 内核、3.3V I/O 设计

• 系统外设

- 两个支持 ASRAM 和 SDRAM 的外部存储器接口 (EMIF)
- 两个 6 通道直接存储器存取 (DMA) 控制器
- 多达 169 个具有输入滤波功能的独立可编程、多路复用通用输入/输出 (GPIO) 引脚

- 扩展外设中断控制器 (ePIE)

- 支持多个具有外部唤醒功能的低功耗模式 (LPM)

• 通信外设

- USB 2.0 (MAC + PHY)
- 支持 12 引脚 3.3V 兼容通用并行端口 (uPP) 接口
- 两个控制器局域网 (CAN) 模块 (引脚可引导)
- 三个高速 (高达 50MHz) SPI 端口 (引脚可引导)
- 两个多通道缓冲串行端口 (McBSP)
- 两个可变速率控制器局域网 (CAN-FD) 模块
- 四个串行通信接口 (SCI/UART) (引脚可引导)
- 两个 I2C 接口 (引脚可引导)

• 模拟子系统

- 多达四个模数转换器 (ADC)
 - 16 位模式
 - 每个为 1.1MSPS (系统吞吐量高达 4.4MSPS)
 - 差分输入
 - 多达 12 个外部通道
 - 12 位模式
 - 每个为 3.5MSPS (系统吞吐量高达 14MSPS)
 - 单端输入
 - 多达 24 个外部通道
- 每个 ADC 上有一个采样保持 (S/H) 电路
- ADC 转换的硬件集成后处理
 - 饱和失调电压校准
 - 设定点计算的误差
 - 具有中断功能的高电平、低电平和过零比较
 - 触发至采样延迟采集
- 八个具有 12 位数模转换器 (DAC) 参考的窗口比较器
- 三个 12 位缓冲 DAC 输出

•增强型控制外设

- 24 个具有增强特性的脉宽调制器 (PWM) 通道
- 16 个高分辨率脉宽调制器 (HRPWM) 通道
- 8 个 PWM 模块的 A、B 通道均具有高分辨率
- 死区支持 (在标准分辨率和高分辨率上)
- 6 个增强型采集 (eCAP) 模块
- 3 个增强型正交编码器脉冲 (eQEP) 模块
- 8 个 Δ - Σ 滤波器模块 (SDFM) 输入通道, 每通道有 2 个并联滤波器
- 标准 SDFM 数据滤波
- 比较器滤波器, 用于在超出范围情况下进行快速响应

•可配置逻辑块 (CLB)

- 增强现有外设功能
- 支持 Position Manager (位置管理器) 解决方案

•功能安全合规型

- 为功能安全应用而开发
- 提供的文档有助于使 ISO 26262 系统设计符合 ASIL D、IEC 61508 SIL 3、IEC 60730 C 类和 UL 1998 2 类标准
- 硬件完整性高达 ASIL B 和 SIL 2 级

•封装选项:

- 无铅, 绿色环保封装
- 337 BGA 封装
- 176 引脚 LQFP 封装

•温度选项:

- S: -40°C 至 125°C 结温
- Q: -40°C 至 125°C 的自然通风下 (汽车应用的 AEC Q100 合格认证)

2. AVP32F379D 简介

2.1. 器件特性

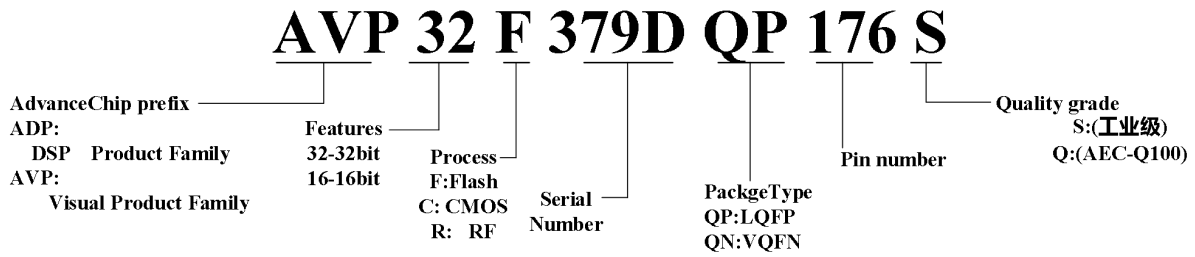
表 2-1 AVP32F379D 器件特性

特性		AVP32F379D	
		337 BGA	176 LQFP
处理器和加速器			
A2000	数量	2	
	频率 (MHz)	200	
	浮点单元 (FPU)	是	
	VCU-II	是	
	TMU - Type-0	是	
CLA - Type-1	数量	2	
	频率 (MHz)	200	
6 通道 DMA - Type-0		2	
存储器			
闪存 (16 位字)		1MB (512KW) [每个 CPU 512KB (256KW)]	
RAM (16 位字)	专用和本地共享 RAM	72KB (36KW) [每个 CPU 36KB (18KW)]	
	全局共享 RAM	128KB (64KW)	
	消息 RAM	4KB (2KW) [每个 CPU 2KB (1KW)]	
	总 RAM	204KB (102KW)	
片上闪存、RAM 和 OTP 模块的代码安全性		是	
引导 ROM		是	
系统			
可配置逻辑块 (CLB)		4 个逻辑块	
32 位 CPU 计时器		6 个 (每个 CPU 3 个)	
看门狗计时器		2 个 (每个 CPU 1 个)	
非可屏蔽中断看门狗 (NMIWD) 计时器		2 个 (每个 CPU 1 个)	
晶体振荡器/外部时钟输入		1	
0 引脚内部振荡器		2	
I/O 引脚 (共用)	GPIO	169	97

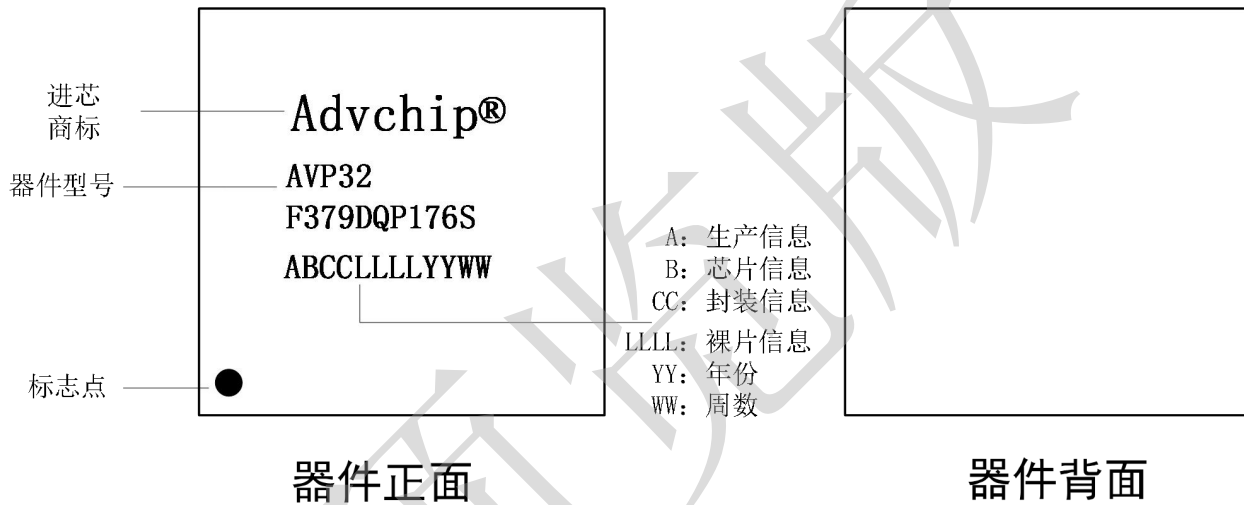
特性		AVP32F379D	
		337 BGA	176 LQFP
外部中断		5	
EMIF	EMIF1 (16 位或 32 位)	1	
	EMIF2 (16 位)	1	-
模拟外设			
ADC 16 位模式	MSPS	1.1	
	转换时间 (ns)	915	
	输入引脚	24	20
	通道 (差分)	12	9
ADC 12 位模式	MSPS	3.5	
	转换时间 (ns)	280	
	输入引脚	24	20
	通道 (单端)	24	20
16 位或 12 位 ADC 的数量		4	
仅 12 位 ADC 的数量		-	
温度传感器		1	
CMPSS (每个 CMPSS 都有两个比较器和两个内部 DAC)		8	
缓冲 DAC		3	
控制外设			
eCAP 输入 - Type-0		6	
增强型脉宽调制器 (ePWM) 通道 - Type-4		24	
eQEP 模块 - Type-0		3	
高分辨率 ePWM 通道 - Type-4		16	
SDFM 通道 - Type-0		8	
通信外设			
控制器局域网 (CAN) - Type-0		2	
可变速率控制器局域网 (CAN-FD)		2	
内部集成电路 (I2C) - Type-0		2	
多通道缓冲串行端口 (McBSP) - Type-1		2	
SCI - Type-0		4	
串行外设接口 (SPI) - Type-2		3	
USB - Type-0		1	
uPP - Type-0		1	
温度和合格认证			
结温 (T _J)	S: -40°C 至 125°C	是	
	Q: -40°C 至 150°C	是	是
自然通风温度 (T _A)	Q: -40°C 至 125°C	是	是

2.2. 产品编码

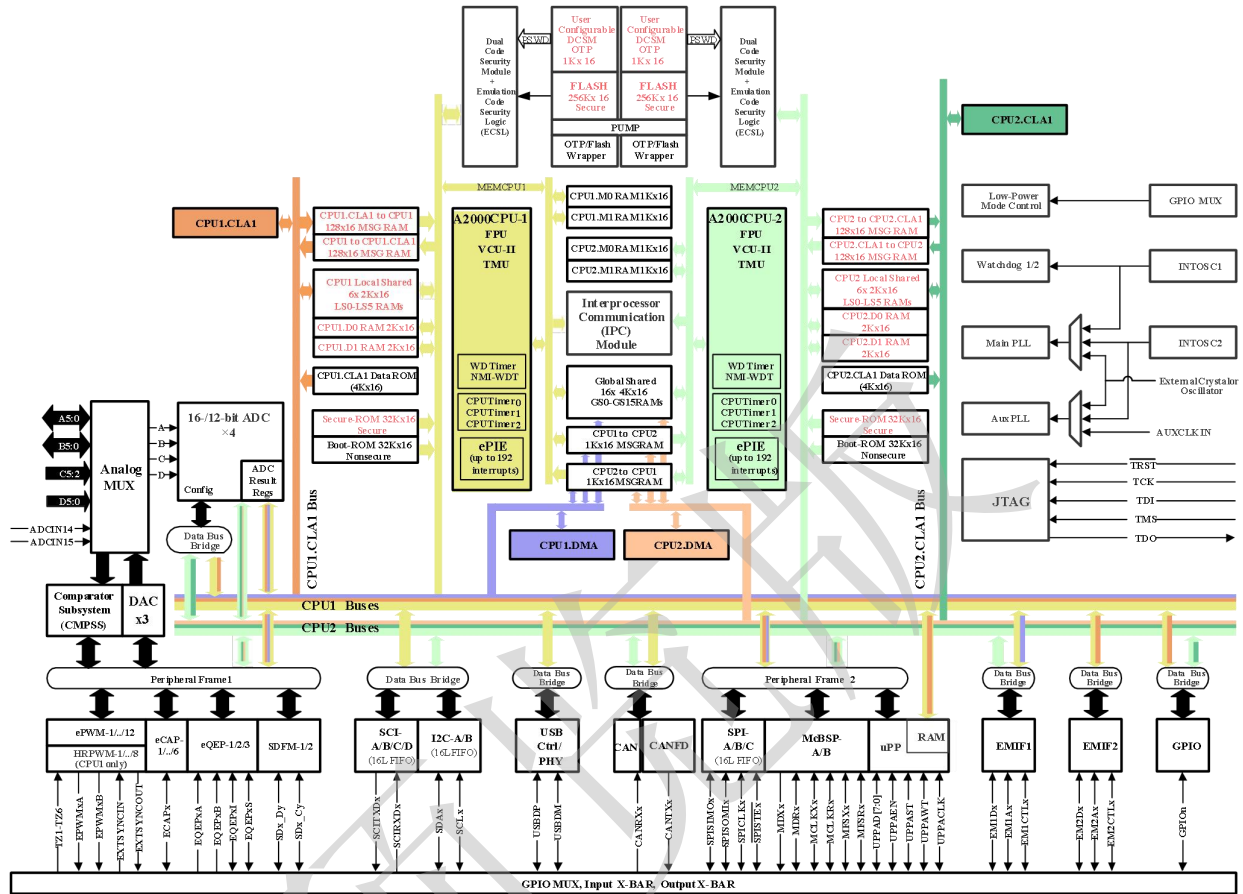
AVP32F379D 产品代号编码规则:



器件标识:



2.3. AVP32F379D 功能框图



Functional Block Diagram

图 2-1 AVP32F379D 功能框图

2.4. 引脚分配

图 2-2 至图 2-5 为 337 焊球 BGA 全新细间距球栅阵列的终端分配。每个图显示了一个象限的终端分配。图 2-6 为 176 引脚热增强型薄型四方扁平封装上的引脚分配。

	1	2	3	4	5	6	7	8	9	10	
W	V _{SSA}	ADCINB1	ADCINB3	ADCINB5	V _{REFHIB}	V _{REFLOD}	V _{SS}	V _{DDIO}	GPIO128	GPIO116	W
V	V _{REFHIA}	ADCINB0	ADCINB2	ADCINB4	V _{REFHID}	V _{REFLOB}	V _{SSA}	GPIO124	GPIO127	GPIO131	V
U	ADCINA0	ADCINA2	ADCINA4	ADCIN15	ADCIND1	ADCIND3	ADCIND5	GPIO123	GPIO126	GPIO130	U
T	ADCINA1	ADCINA3	ADCINA5	ADCIN14	ADCIND0	ADCIND2	ADCIND4	GPIO122	GPIO125	GPIO129	T
R	V _{REFHIC}	V _{REFLOA}	ADCINC2	ADCINC4	V _{SSA}	V _{DDA}	V _{SS}	V _{SS}	V _{DDIO}	V _{DD}	R
P	V _{SSA}	V _{REFLOC}	ADCINC3	ADCINC5	V _{SSA}	V _{DDA}	V _{SS}	V _{SS}	V _{DDIO}	V _{DD}	P
N	V _{SS}	GPIO109	GPIO114	GPIO113	V _{SS}	V _{SS}	7	8	9	10	N
M	V _{DDIO}	GPIO110	GPIO112	GPIO111	V _{DDIO}	V _{DDIO}	M	V _{SS}	V _{SS}	V _{SS}	M
L	GPIO27	GPIO106	GPIO107	GPIO108	V _{SS}	V _{SS}	L	V _{SS}	V _{SS}	V _{SS}	L
K	GPIO26	GPIO25	GPIO24	GPIO23	V _{DD}	V _{DD}	K	V _{SS}	V _{SS}	V _{SS}	K
	1	2	3	4	5	6	7	8	9	10	

图 2-2 337 焊球 BGA 全新细间距球栅阵列 (底视图) - [象限 A]

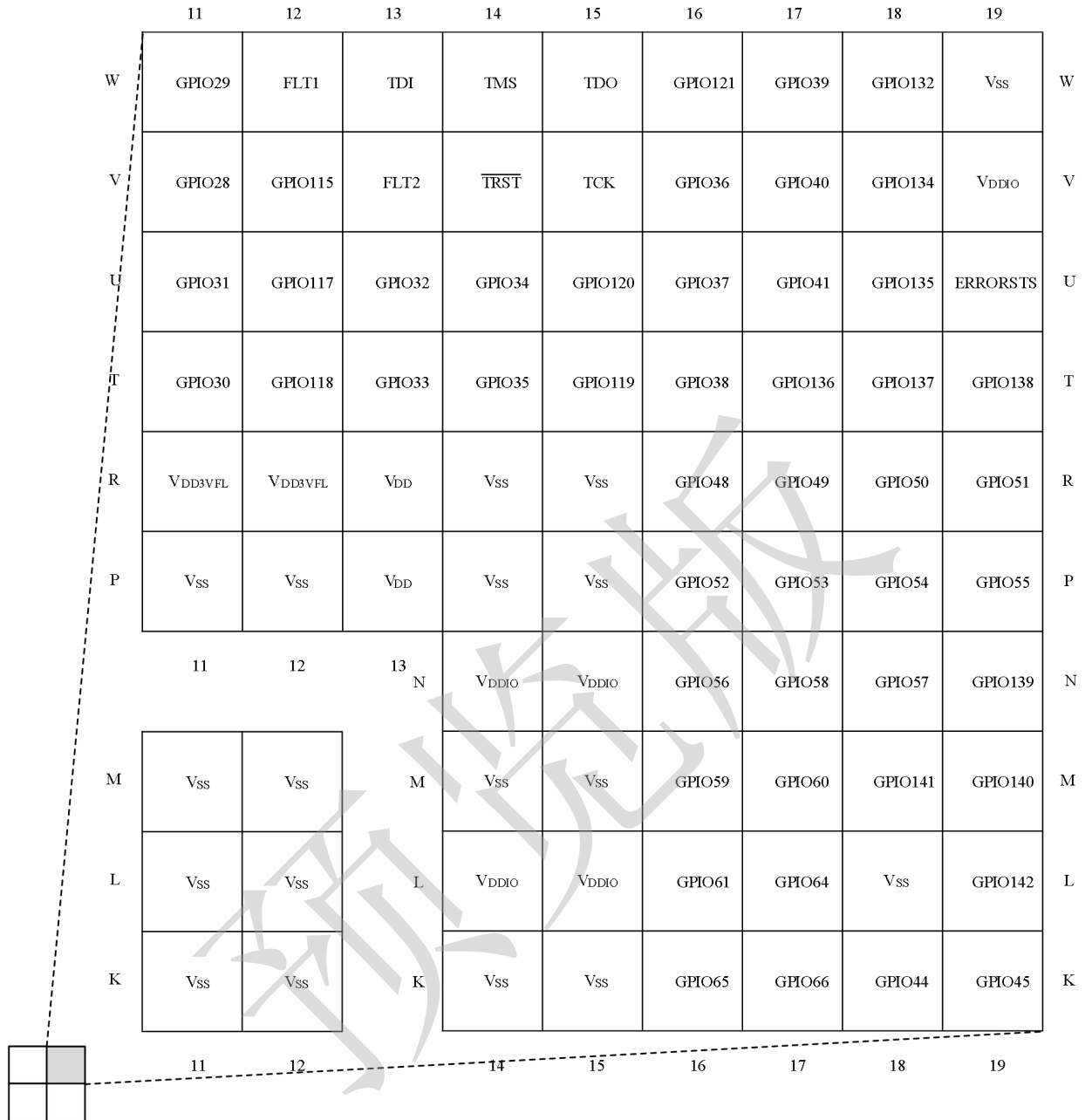


图 2-3 337 焊球 BGA 全新细间距球栅阵列 (底视图) - [象限 B]

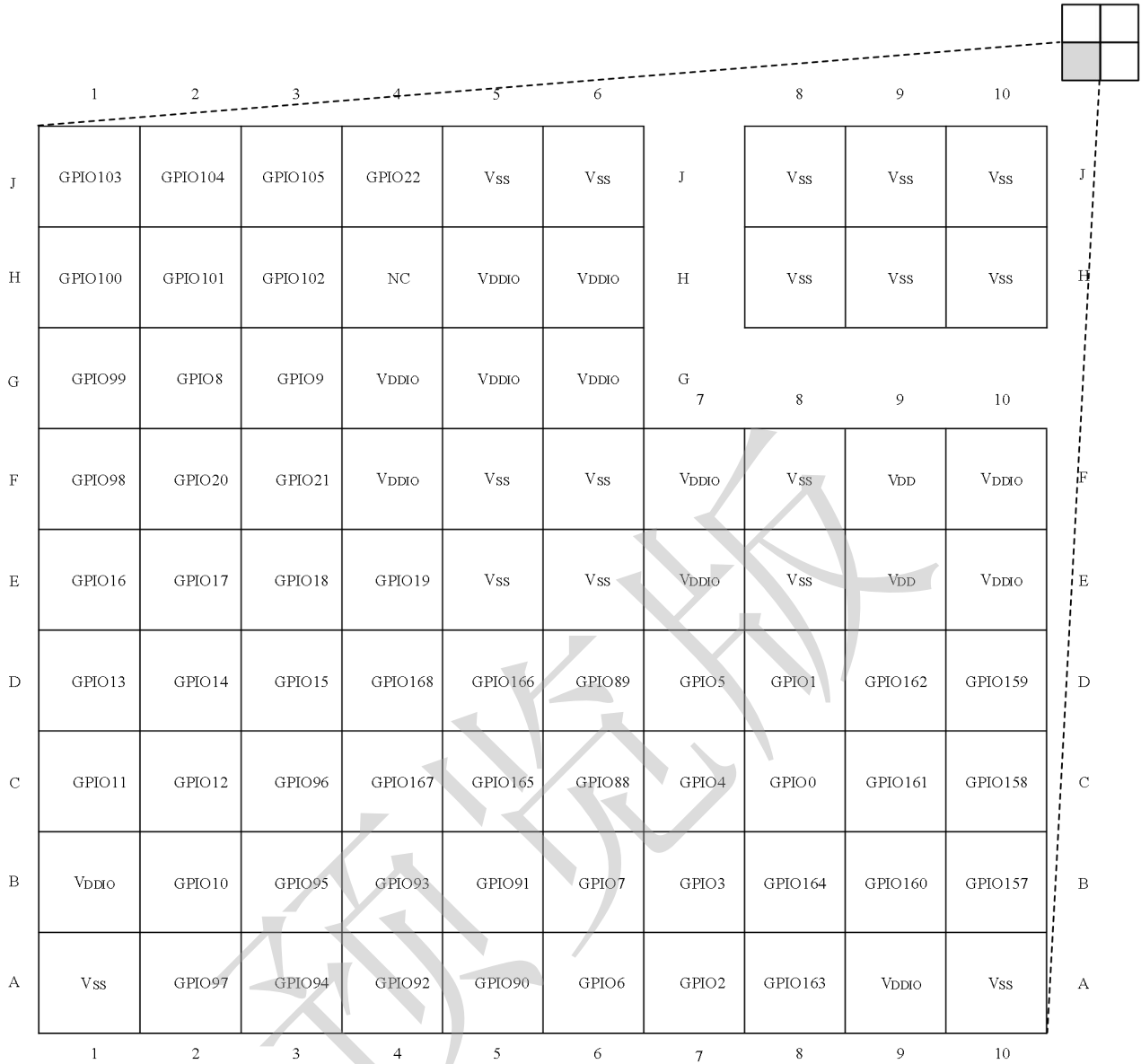


图 2-5 337 焊球 BGA 全新细间距球栅阵列 (底视图) - [象限 D]

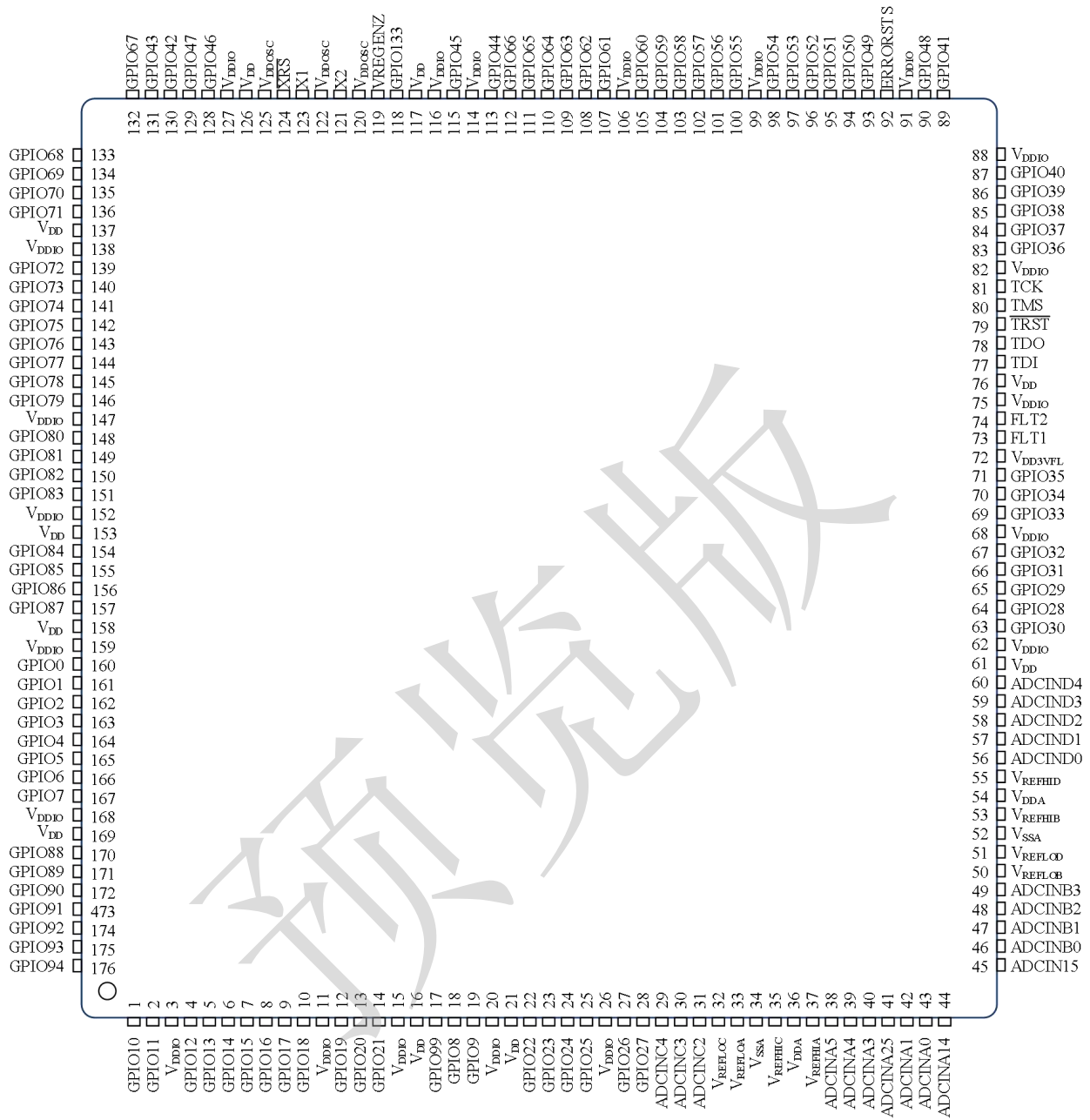


图 2-6 176 引脚 LQFP 封装 (顶视图)

2.5. 信号说明

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
ADC、DAC 和比较器信号					
V _{REFHIA}		V1	37	I	ADC-A 高基准电压。必须由外部电路将此电压驱动至该引脚。对于 12 位模式，在此引脚上放置一个不小于1μF的电容；对于 16 位模式，则放置一个不小于22μF 电容。此电容器应放置在 V _{REFHIA} 和 V _{REFLOA} 引脚之间且尽可能靠近器件。 注意：请勿从外部加载此引脚。
V _{REFHIB}		W5	53	I	ADC-B 高基准电压。必须由外部电路将此电压驱动至该引脚。对于 12 位模式，在此引脚上放置一个不小于1μF的电容；对于 16 位模式，则放置一个不小于22μF的电容。此电容器应放置在 V _{REFHIB} 和 V _{REFLOB} 引脚之间且尽可能靠近器件。 注意：请勿从外部加载此引脚。
V _{REFHIC}		R1	35	I	ADC-C 高基准电压。必须由外部电路将此电压驱动至该引脚。对于 12 位模式，在此引脚上放置一个不小于1μF的电容；对于 16 位模式，则放置一个不小于22μF的电容。此电容器应放置在 V _{REFHIC} 和 V _{REFLOC} 引脚之间且尽可能靠近器件。 注意：请勿从外部加载此引脚。
V _{REFHID}		V5	55	I	ADC-D 高基准电压。必须由外部电路将此电压驱动至该引脚。对于 12 位模式，在此引脚上放置一个不小于1μF的电容；对于 16 位模式，则放置一个不小于22μF 电容。此电容器应放置在 V _{REFHID} 和 V _{REFLOD} 引脚之间且尽可能靠近器件。 注意：请勿从外部加载此引脚。
V _{REFLOA}		R2	33	I	ADC-A 低基准电压。 在 PZP 封装上，引脚 17 双键连接至 V _{SSA} 和 V _{REFLOA} 。在 PZP 封装上，引脚 17 必须连接到系统板上的 V _{SSA} 。
V _{REFLOB}		V6	50	I	ADC-B 低基准电压
V _{REFLOC}		P2	32	I	ADC-C 低基准电压
V _{REFLOD}		W6	51	I	ADC-D 低基准电压
ADCIN14		T4	44	I	到所有 ADC 的输入 14。此引脚可用作通用 ADCIN 引脚或可用于通过外部基准对所有 ADC 进行校准（无论是单端输入还是差分输入）。
CMPIN4P				I	比较器 4 正输入
ADCIN15		U4	45	I	到所有 ADC 的输入 15。此引脚可用作通用 ADCIN 引脚或可用于通过外部基准对 ADC 进行校准（无论是单端输入还是差分输入）。
CMPIN4N				I	比较器 4 负输入
ADCINA0		U1	43	I	ADC-A 输入 0。在 ADC 输入或 DAC 输出模式中，此引脚上有一个无法禁用的 50kΩ 内部下拉电阻器。
DACOUTA				O	DAC-A 输出

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
ADCINA1 DACOUTB		T1	42	I O	ADC-A 输入1。在ADC输入或DAC输出模式中，此引脚上有一个无法禁用的50kΩ内部下拉电阻器。 DAC-B 输出
ADCINA2 CMPIN1P		U2	41	I I	ADC-A 输入2 比较器1 输入正端
ADCINA3 CMPIN1N		T2	40	I I	ADC-A 输入3 比较器1 输入负端
ADCINA4 CMPIN2P		U3	39	I I	ADC-A 输入4 比较器2 输入正端
ADCINA5 CMPIN2N		T3	38	I I	ADC-A 输入5 比较器2 输入负端
ADCINB0 VDAC		V2	46	I I	ADC-B 输入0。在ADC输入或DAC基准模式中，此引脚上有一个连接至V _{SSA} 且无法禁用的100pF电容器。如果将此引脚用作片上DAC的基准，请在此引脚上放置一个不小于1μF的电容器。 片上DAC的可选外部基准电压。在ADC输入或DAC基准模式中，此引脚上有一个连接至V _{SSA} 且无法禁用的100pF电容器。如果将此引脚用作片上DAC的基准，请在此引脚上放置一个不小于1μF的电容器。
ADCINB1 DACOUTC		W2	47	I O	ADC-B 输入1。在ADC输入或DAC输出模式中，此引脚上有一个无法禁用的50kΩ内部下拉电阻器。 DAC-C 输出
ADCINB2 CMPIN3P		V3	48	I I	ADC-B 输入2 比较器3 输入正端
ADCINB3 CMPIN3N		W3	49	I I	ADC-B 输入3 比较器3 输入负端
ADCINB4		V4	-	I	ADC-B 输入4
ADCINB5		W4	-	I	ADC-B 输入5
ADCINC2 CMPIN6P		R3	31	I I	ADC-C 输入2 比较器6 输入正端
ADCINC3 CMPIN6N		P3	30	I I	ADC-C 输入3 比较器6 输入负端
ADCINC4 CMPIN5P		R4	29	I I	ADC-C 输入4 比较器5 输入正端
ADCINC5 CMPIN5N		P4	-	I I	ADC-C 输入5 比较器5 输入负端
ADCIND0 CMPIN7P		T5	56	I I	ADC-D 输入0 比较器7 输入正端
ADCIND1 CMPIN7N		U5	57	I I	ADC-D 输入1 比较器7 输入负端
ADCIND2 CMPIN8P		T6	58	I I	ADC-D 输入2 比较器8 输入正端
ADCIND3 CMPIN8N		U6	59	I I	ADC-D 输入3 比较器8 输入负端

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
ADCIND4		T7	60	I	ADC-D 输入4
ADCIND5		U7	-	I	ADC-D 输入5
GPIO 和外设信号					
GPIO0	0, 4, 8, 12			I/O	通用输入/输出端口0
EPWM1A	1	C8	160	O	增强型PWM1 输出端口A (支持HRPWM)
SDAA	6			I/OD	I2C-A 数据漏极开路双向端口
GPIO1	0, 4, 8, 12			I/O	通用输入/输出1
EPWM1B	1	D8	161	O	增强型PWM1 输出端口B (支持HRPWM)
MFSRB	3			I/O	McBSP-B 接收帧同步
SCLA	6			I/OD	I2C-A 时钟漏极开路双向端口
GPIO2	0, 4, 8, 12			I/O	通用输入/输出2
EPWM2A	1	A7	162	O	增强型PWM2 输出端口A (支持HRPWM)
OUTPUTXBAR1	5			O	输出XBAR 的输出端口1
SDAB	6			I/OD	I2C-B 数据漏极开路双向端口
GPIO3	0, 4, 8, 12			I/O	通用输入/输出3
EPWM2B	1			O	增强型PWM2 输出端口B (支持HRPWM)
OUTPUTXBAR2	2	B7	163	O	输出XBAR 的输出端口2
MCLKRB	3			I/O	McBSP-B 接收时钟
OUTPUTXBAR2	5			O	输出XBAR 的输出端口2
SCLB	6			I/OD	I2C-B 时钟漏极开路双向端口
GPIO4	0, 4, 8, 12			I/O	通用输入/输出端口4
EPWM3A	1	C7	164	O	增强型PWM3 输出端口A (支持HRPWM)
OUTPUTXBAR3	5			O	输出XBAR 的输出端口3
CANTXA	6			O	CAN-A 发送
GPIO5	0, 4, 8, 12			I/O	通用输入/输出端口5
EPWM3B	1			O	增强型PWM3 输出端口B (支持HRPWM)
MFSRA	2	D7	165	I/O	McBSP-A 接收帧同步
OUTPUTXBAR3	3			O	输出XBAR 的输出端口3
CANRXA	6			I	CAN-A 接收
GPIO6	0, 4, 8, 12			I/O	通用输入/输出端口6
EPWM4A	1			O	增强型PWM4 输出端口A (支持HRPWM)
OUTPUTXBAR4	2	A6	166	O	输出XBAR 的输出端口4
EXTSYNCOUT	3			O	外部ePWM 同步脉冲输出
EQEP3A	5			I	增强型QEP3 输入端口A
CANTXB	6			O	CAN-B 发送

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO7	0, 4, 8, 12	B6	167	I/O	通用输入/输出端口7
EPWM4B	1			O	增强型PWM4 输出端口B (支持HRPWM)
MCLKRA	2			I/O	McBSP-A 接收时钟
OUTPUTXBAR5	3			O	输出XBAR 的输出端口5
EQEP3B	5			I	增强型QEP3 输入端口B
CANRXB	6			I	CAN-B 接收
GPIO8	0, 4, 8, 12	G2	18	I/O	通用输入/输出端口8
EPWM5A	1			O	增强型PWM5 输出端口A (支持HRPWM)
CANTXB	2			O	CAN-B 发送
ADCSOCAO	3			O	外部ADC 的ADC 转换启动A 输出
EQEP3S	5			I/O	增强型QEP3 选通
SCITXDA	6			O	SCI-A 发送数据
GPIO9	0, 4, 8, 12	G3	19	I/O	通用输入/输出9
EPWM5B	1			O	增强型PWM5 输出端口B (支持HRPWM)
SCITXDB	2			O	SCI-B 发送数据
OUTPUTXBAR6	3			O	输出XBAR 的输出端口6
EQEP3I	5			I/O	增强型QEP3 索引
SCIRXDA	6			I	SCI-A 接收数据
GPIO10	0, 4, 8, 12	B2	1	I/O	通用输入/输出端口10
EPWM6A	1			O	增强型PWM6 输出端口A (支持HRPWM)
CANRXB	2			I	CAN-B 接收
ADCSOCBO	3			O	外部ADC 的ADC 转换启动B 输出
EQEP1A	5			I	增强型QEP1 输入端口A
SCITXDB	6			O	SCI-B 发送数据
UPP-WAIT	15			I/O	通用并行端口等待。接收器生效以请求暂停传输。
GPIO11	0, 4, 8, 12	C1	2	I/O	通用输入/输出端口11
EPWM6B	1			O	增强型PWM6 输出端口B (支持HRPWM)
SCIRXDB	2, 6			I	SCI-B 接收数据
OUTPUTXBAR7	3			O	输出XBAR 的输出端口7
EQEP1B	5			I	增强型QEP1 输入端口B
UPP-START	15			I/O	通用并行端口开始。发送器在DMA 线开始时生效。
GPIO12	0, 4, 8, 12	C2	4	I/O	通用输入/输出端口12
EPWM7A	1			O	增强型PWM7 输出端口A (支持HRPWM)
CANTXB	2			O	CAN-B 发送
MDXB	3			O	McBSP-B 发送串行数据
EQEP1S	5			I/O	增强型QEP1 选通
SCITXDC	6			O	SCI-C 发送数据
UPP-ENA	15			I/O	通用并行端口使能。发送器在数据总线处于运行状态时生效。

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO13	0, 4, 8, 12	D1	5	I/O	通用输入/输出端口13
EPWM7B	1			O	增强型PWM7 输出端口B (支持HRPWM)
CANRXB	2			I	CAN-B 接收
MDRB	3			I	McBSP-B 接收串行数据
EQEP1I	5			I/O	增强型QEPI 索引
SCIRXDC	6			I	SCI-C 接收数据
UPP-D7	15			I/O	通用并行端口数据线7
GPIO14	0, 4, 8, 12	D2	6	I/O	通用输入/输出14
EPWM8A	1			O	增强型PWM8 输出A (支持HRPWM)
SCITXDB	2			O	SCI-B 发送数据
MCLKXB	3			I/O	McBSP-B 发送时钟
OUTPUTXBAR3	6			O	输出XBAR 的输出3
UPP-D6	15			I/O	通用并行端口数据线6
GPIO15	0, 4, 8, 12	D3	7	I/O	通用输入/输出端口15
EPWM8B	1			O	增强型PWM8 输出端口B (支持HRPWM)
SCIRXDB	2			I	SCI-B 接收数据
MFSXB	3			I/O	McBSP-B 发送帧同步
OUTPUTXBAR4	6			O	输出XBAR 的输出端口4
UPP-D5	15			I/O	通用并行端口数据线5
GPIO16	0, 4, 8, 12	E1	8	I/O	通用输入/输出端口16
SPISIMOA	1			I/O	SPI-A 从器件输入, 主器件输出
CANTXB	2			O	CAN-B 发送
OUTPUTXBAR7	3			O	输出XBAR 的输出端口7
EPWM9A	5			O	增强型PWM9 输出端口A
SD1_D1	7			I	Σ - Δ 1 通道1 数据输入
UPP-D4	15			I/O	通用并行端口数据线4
GPIO17	0, 4, 8, 12	E2	9	I/O	通用输入/输出端口17
SPISOMIA	1			I/O	SPI-A 从器件输出, 主器件输入
CANRXB	2			I	CAN-B 接收
OUTPUTXBAR8	3			O	输出XBAR 的输出端口8
EPWM9B	5			O	增强型PWM9 输出端口B
SD1_C1	7			I	Σ - Δ 1 通道1 时钟输入
UPP-D3	15			I/O	通用并行端口数据线3

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO18	0, 4, 8, 12	E3	10	I/O	通用输入/输出端口18
SPICLKA	1			I/O	SPI-A 时钟
SCITXDB	2			O	SCI-B 发送数据
CANRXA	3			I	CAN-A 接收
EPWM10A	5			O	增强型PWM10 输出端口A
SD1_D2	7			I	Σ - Δ 通道2 数据输入
UPP-D2	15			I/O	通用并行端口数据线2
GPIO19	0, 4, 8, 12	E4	12	I/O	通用输入/输出端口19
$\overline{\text{SPISTEA}}$	1			I/O	SPI-A 从器件发送使能
SCIRXDB	2			I	SCI-B 接收数据
CANTXA	3			O	CAN-A 发送
EPWM10B	5			O	增强型PWM10 输出端口B
SD1_C2	7			I	Σ - Δ 通道2 时钟输入
UPP-D1	15			I/O	通用并行端口数据线1
GPIO20	0, 4, 8, 12	F2	13	I/O	通用输入/输出端口20
EQEP1A	1			I	增强型QEP1 输入端口A
MDXA	2			O	McBSP-A 发送串行数据
CANTXB	3			O	CAN-B 发送
EPWM11A	5			O	增强型PWM11 输出端口A
SD1_D3	7			I	Σ - Δ 通道3 数据输入
UPP-D0	15			I/O	通用并行端口数据线0
GPIO21	0, 4, 8, 12	F3	14	I/O	通用输入/输出端口21
EQEP1B	1			I	增强型QEP1 输入端口B
MDRA	2			I	McBSP-A 接收串行数据
CANRXB	3			I	CAN-B 接收
EPWM11B	5			O	增强型PWM11 输出端口B
SD1_C3	7			I	Σ - Δ 通道3 时钟输入
UPP-CLK	15			I/O	通用并行端口发送时钟
GPIO22	0, 4, 8, 12	J4	22	I/O	通用输入/输出端口22
EQEP1S	1			I/O	增强型QEP1 选通
MCLKXA	2			I/O	McBSP-A 发送时钟
SCITXDB	3			O	SCI-B 发送数据
EPWM12A	5			O	增强型PWM12 输出端口A
SPICLKB	6			I/O	SPI-B 时钟
SD1_D4	7			I	Σ - Δ 通道4 数据输入

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO23	0, 4, 8, 12	K4	23	I/O	通用输入/输出端口23
EQEP1I	1			I/O	增强型QEP1 索引
MFSXA	2			I/O	McBSP-A 发送帧同步
SCIRXDB	3			I	SCI-B 接收数据
EPWM12B	5			O	增强型PWM12 输出端口B
SPISTEB	6			I/O	SPI-B 从器件发送使能
SD1_C4	7			I	Σ - Δ 1 通道4 时钟输入
GPIO24	0, 4, 8, 12	K3	24	I/O	通用输入/输出端口24
OUTPUTXBAR1	1			O	输出XBAR 的输出端口1
EQEP2A	2			I	增强型QEP2 输入端口A
MDXB	3			O	McBSP-B 发送串行数据
SPISIMOB	6			I/O	SPI-B 从器件输入, 主器件输出
SD2_D1	7			I	Σ - Δ 2 通道1 数据输入
GPIO25	0, 4, 8, 12	K2	25	I/O	通用输入/输出端口25
OUTPUTXBAR2	1			O	输出XBAR 的输出端口2
EQEP2B	2			I	增强型QEP2 输入端口B
MDRB	3			I	McBSP-B 接收串行数据
SPISOMIB	6			I/O	SPI-B 从器件输出, 主器件输入
SD2_C1	7			I	Σ - Δ 2 通道1 时钟输入
GPIO26	0, 4, 8, 12	K1	27	I/O	通用输入/输出端口26
OUTPUTXBAR3	1			O	输出XBAR 的输出端口3
EQEP2I	2			I/O	增强型QEP2 索引
MCLKXB	3			I/O	McBSP-B 发送时钟
OUTPUTXBAR3	5			O	输出XBAR 的输出端口3
SPICLKB	6			I/O	SPI-B 时钟
SD2_D2	7			I	Σ - Δ 2 通道2 数据输入
GPIO27	0, 4, 8, 12	L1	28	I/O	通用输入/输出端口27
OUTPUTXBAR4	1			O	输出XBAR 的输出端口4
EQEP2S	2			I/O	增强型QEP2 选通
MFSXB	3			I/O	McBSP-B 发送帧同步
OUTPUTXBAR4	5			O	输出XBAR 的输出端口4
SPISTEB	6			I/O	SPI-B 从器件发送使能
SD2_C2	7	I	Σ - Δ 2 通道2 时钟输入		
GPIO28	0, 4, 8, 12	V11	64	I/O	通用输入/输出端口28
SCIRXDA	1			I	SCI-A 接收数据
EMICS4	2			O	外部存储器接口1 芯片选择4
OUTPUTXBAR5	5			O	输出XBAR 的输出端口5
EQEP3A	6			I	增强型QEP3 输入端口A
SD2_D3	7			I	Σ - Δ 2 通道3 数据输入

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO29	0, 4, 8, 12			I/O	通用输入/输出端口29
SCITXDA	1			O	SCI-A 发送数据
EM1SDCKE	2	W11	65	O	外部存储器接口1 SDRAM 时钟使能
OUTPUTXBAR6	5			O	输出XBAR 的输出端口6
EQEP3B	6			I	增强型QEP3 输入端口B
SD2_C3	7			I	Σ-Δ2 通道3 时钟输入
GPIO30	0, 4, 8, 12			I/O	通用输入/输出端口30
CANRXA	1			I	CAN-A 接收
EM1CLK	2	T11	63	O	外部存储器接口1 时钟
OUTPUTXBAR7	5			O	输出XBAR 的输出端口7
EQEP3S	6			I/O	增强型QEP3 选通
SD2_D4	7			I	Σ-Δ2 通道4 数据输入
GPIO31	0, 4, 8, 12			I/O	通用输入/输出端口31
CANTXA	1			O	CAN-A 发送
EMIWE	2	U11	66	O	外部存储器接口1 写入使能
OUTPUTXBAR8	5			O	输出XBAR 的输出端口8
EQEP3I	6			I/O	增强型QEP3 索引
SD2_C4	7			I	Σ-Δ2 通道4 时钟输入
GPIO32	0, 4, 8, 12			I/O	通用输入/输出端口32
SDAA	1	U13	67	I/OD	I2C-A 数据漏极开路双向端口
EMICS0	2			O	外部存储器接口1 芯片选择0
GPIO33	0, 4, 8, 12			I/O	通用输入/输出端口33
SCLA	1	T13	69	I/OD	I2C-A 时钟漏极开路双向端口
EM1RNW	2			O	外部存储器接口1 读/不写
GPIO34	0, 4, 8, 12			I/O	通用输入/输出端口34
OUTPUTXBAR1	1	U14	70	O	输出XBAR 的输出端口1
EMICS2	2			O	外部存储器接口1 芯片选择2
SDAB	6			I/OD	I2C-B 数据漏极开路双向端口
GPIO35	0, 4, 8, 12			I/O	通用输入/输出端口35
SCIRXDA	1	T14	71	I	SCI-A 接收数据
EMICS3	2			O	外部存储器接口1 芯片选择3
SCLB	6			I/OD	I2C-B 时钟漏极开路双向端口
GPIO36	0, 4, 8, 12			I/O	通用输入/输出端口36
SCITXDA	1	V16	83	O	SCI-A 发送数据
EM1WAIT	2			I	外部存储器接口1 异步SRAM WAIT
CANRXA	6			I	CAN-A 接收

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO37	0, 4, 8, 12			I/O	通用输入/输出端口37
OUTPUTXBAR2	1	U16	84	O	输出XBAR 的输出端口2
EMIOE	2			O	外部存储器接口1 输出使能
CANTXA	6			O	CAN-A 发送
GPIO38	0, 4, 8, 12			I/O	通用输入/输出端口38
EM1A0	2	T16	85	O	外部存储器接口1 地址线0
SCITXDC	5			O	SCI-C 发送数据
CANTXB	6			O	CAN-B 发送
GPIO39	0, 4, 8, 12			I/O	通用输入/输出端口39
EM1A1	2	W17	86	O	外部存储器接口1 地址线1
SCIRXDC	5			I	SCI-C 接收数据
CANRXB	6			I	CAN-B 接收
GPIO40	0, 4, 8, 12			I/O	通用输入/输出端口40
EM1A2	2	V17	87	O	外部存储器接口1 地址线2
SDAB	6			I/OD	I2C-B 数据漏极开路双向端口
GPIO41	0, 4, 8, 12			I/O	通用输入/输出端口41。对于使用休眠低功耗模式的应用，此引脚用作GPIOHIBWAKE信号。
EM1A3	2	U17	89	O	外部存储器接口1 地址线3
SCLB	6			I/OD	I2C-B 时钟漏极开路双向端口
GPIO42	0, 4, 8, 12			I/O	通用输入/输出端口42
SDAA	6	D19	130	I/OD	I2C-A 数据漏极开路双向端口
SCITXDA	15			O	SCI-A 发送数据
USB0DM	模拟			I/O	USB PHY 差分数据
GPIO43	0, 4, 8, 12			I/O	通用输入/输出端口43
SCLA	6	C19	131	I/OD	I2C-A 时钟漏极开路双向端口
SCIRXDA	15			I	SCI-A 接收数据
USB0DP	模拟			I/O	USB PHY 差分数据
GPIO44	0, 4, 8, 12			I/O	通用输入/输出端口44
EM1A4	2	K18	113	O	外部存储器接口1 地址线4
GPIO45	0, 4, 8, 12			I/O	通用输入/输出端口45
EM1A5	2	K19	115	O	外部存储器接口1 地址线5
GPIO46	0, 4, 8, 12			I/O	通用输入/输出端口46
EM1A6	2	E19	128	O	外部存储器接口1 地址线6
SCIRXDD	6			I	SCI-D 接收数据

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO47	0, 4, 8, 12	E18	129	I/O	通用输入/输出端口47
EM1A7	2			O	外部存储器接口1 地址线7
SCITXDD	6			O	SCI-D 发送数据
GPIO48	0, 4, 8, 12	R16	90	I/O	通用输入/输出端口48
OUTPUTXBAR3	1			O	输出XBAR 的输出端口3
EM1A8	2			O	外部存储器接口1 地址线8
SCITXDA	6			O	SCI-A 发送数据
SD1_D1	7			I	Σ - Δ 1 通道1 数据输入
GPIO49	0, 4, 8, 12	R17	93	I/O	通用输入/输出端口49
OUTPUTXBAR4	1			O	输出XBAR 的输出端口4
EM1A9	2			O	外部存储器接口1 地址线9
SCIRXDA	6			I	SCI-A 接收数据
SD1_C1	7			I	Σ - Δ 1 通道1 时钟输入
GPIO50	0, 4, 8, 12	R18	94	I/O	通用输入/输出端口50
EQEP1A	1			I	增强型QEP1 输入端口A
EM1A10	2			O	外部存储器接口1 地址线10
SPISIMOC	6			I/O	SPI-C 从器件输入, 主器件输出
SD1_D2	7			I	Σ - Δ 1 通道2 数据输入
GPIO51	0, 4, 8, 12	R19	95	I/O	通用输入/输出端口51
EQEP1B	1			I	增强型QEP1 输入端口B
EM1A11	2			O	外部存储器接口1 地址线11
SPISOMIC	6			I/O	SPI-C 从器件输出, 主器件输入
SD1_C2	7			I	Σ - Δ 1 通道2 时钟输入
GPIO52	0, 4, 8, 12	P16	96	I/O	通用输入/输出端口52
EQEP1S	1			I/O	增强型QEP1 选通信号
EM1A12	2			O	外部存储器接口1 地址线12
SPICLK	6			I/O	SPI-C 时钟
SD1_D3	7			I	Σ - Δ 1 通道3 数据输入
GPIO53	0, 4, 8, 12	P17	97	I/O	通用输入/输出端口53
EQEP1I	1			I/O	增强型QEP1 索引信号
EM1D31	2			I/O	外部存储器接口1 数据线31
EM2D15	3			I/O	外部存储器接口2 数据线15
SPISTEC	6			I/O	SPI-C 从器件发送使能
SD1_C3	7			I	Σ - Δ 1 通道3 时钟输入

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO54	0, 4, 8, 12	P18	98	I/O	通用输入/输出端口54
SPISIMOA	1			I/O	SPI-A 从器件输入, 主器件输出
EM1D30	2			I/O	外部存储器接口1 数据线30
EM2D14	3			I/O	外部存储器接口2 数据线14
EQEP2A	5			I	增强型QEP2 输入端口A
SCITXDB	6			O	SCI-B 发送数据
SD1_D4	7			I	Σ - Δ 1 通道4 数据输入
GPIO55	0, 4, 8, 12	P19	100	I/O	通用输入/输出端口55
SPISOMIA	1			I/O	SPI-A 从器件输出, 主器件输入
EM1D29	2			I/O	外部存储器接口1 数据线29
EM2D13	3			I/O	外部存储器接口2 数据线13
EQEP2B	5			I	增强型QEP2 输入端口B
SCIRXDB	6			I	SCI-B 接收数据
SD1_C4	7			I	Σ - Δ 1 通道4 时钟输入
GPIO56	0, 4, 8, 12	N16	101	I/O	通用输入/输出端口56
SPICLKA	1			I/O	SPI-A 时钟
EM1D28	2			I/O	外部存储器接口1 数据线28
EM2D12	3			I/O	外部内存接口2 数据线12
EQEP2S	5			I/O	增强型QEP2 选通信号
SCITXDC	6			O	SCI-C 发送数据
SD2_D1	7			I	Σ - Δ 2 通道1 数据输入
GPIO57	0, 4, 8, 12	N18	102	I/O	通用输入/输出端口57
SPISTEA	1			I/O	SPI-A 从器件发送使能
EM1D27	2			I/O	外部存储器接口1 数据线27
EM2D11	3			I/O	外部存储器接口2 数据线11
EQEP2I	5			I/O	增强型QEP2 索引信号
SCIRXDC	6			I	SCI-C 接收数据
SD2_C1	7			I	Σ - Δ 2 通道1 时钟输入
GPIO58	0, 4, 8, 12	N17	103	I/O	通用输入/输出端口58
MCLKRA	1			I/O	McBSP-A 接收时钟
EM1D26	2			I/O	外部存储器接口1 数据线26
EM2D10	3			I/O	外部存储器接口2 数据线10
OUTPUTXBAR1	5			O	输出XBAR 的输出端口1
SPICLKB	6			I/O	SPI-B 时钟
SD2_D2	7			I	Σ - Δ 2 通道2 数据输入
SPISIMOA	15			I/O	SPI-A 从器件输入, 主器件输出 ⁽²⁾

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO59	0, 4, 8, 12			I/O	通用输入/输出端口59 ⁽³⁾
MFSRA	1			I/O	McBSP-A 接收帧同步
EM1D25	2			I/O	外部存储器接口1 数据线25
EM2D9	3	M16	104	I/O	外部存储器接口2 数据线9
OUTPUTXBAR2	5			O	输出XBAR 的输出端口2
SPISTEB	6			I/O	SPI-B 从器件发送使能
SD2_C2	7			I	Σ - Δ 通道2 时钟输入
SPISOMIA	15			I/O	SPI-A 从器件输出, 主器件输入 ⁽²⁾
GPIO60	0, 4, 8, 12			I/O	通用输入/输出端口60
MCLKRB	1			I/O	McBSP-B 接收时钟
EM1D24	2			I/O	外部存储器接口1 数据线24
EM2D8	3	M17	105	I/O	外部存储器接口2 数据线8
OUTPUTXBAR3	5			O	输出XBAR 的输出端口3
SPISIMOB	6			I/O	SPI-B 从器件输入, 主器件输出
SD2_D3	7			I	Σ - Δ 通道3 数据输入
SPICLKA	15			I/O	SPI-A 时钟 ⁽²⁾
GPIO61	0, 4, 8, 12			I/O	通用输入/输出端口61 ⁽³⁾
MFSRB	1			I/O	McBSP-B 接收帧同步
EM1D23	2			I/O	外部存储器接口1 数据线23
EM2D7	3	L16	107	I/O	外部存储器接口2 数据线7
OUTPUTXBAR4	5			O	输出XBAR 的输出端口4
SPISOMIB	6			I/O	SPI-B 从器件输出, 主器件输入
SD2_C3	7			I	Σ - Δ 通道3 时钟输入
SPISTEA	15			I/O	SPI-A 从器件发送使能 ⁽²⁾
GPIO62	0, 4, 8, 12			I/O	通用输入/输出端口62
SCIRXDC	1			I	SCI-C 接收数据
EM1D22	2			I/O	外部存储器接口1 数据线22
EM2D6	3	J17	108	I/O	外部存储器接口2 数据线6
EQEP3A	5			I	增强型QEP3 输入端口A
CANRXA	6			I	CAN-A 接收
SD2_D4	7			I	Σ - Δ 通道4 数据输入
GPIO63	0, 4, 8, 12			I/O	通用输入/输出端口63
SCITXDC	1			O	SCI-C 发送数据
EM1D21	2			I/O	外部存储器接口1 数据线21
EM2D5	3	J16	109	I/O	外部存储器接口2 数据线5
EQEP3B	5			I	增强型QEP3 输入端口B
CANTXA	6			O	CAN-A 发送
SD2_C4	7			I	Σ - Δ 通道4 时钟输入
SPISIMOB	15			I/O	SPI-B 从器件输入, 主器件输出 ⁽²⁾

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO64	0, 4, 8, 12			I/O	通用输入/输出端口64 ⁽³⁾
EM1D20	2			I/O	外部存储器接口1 数据线20
EM2D4	3	L17	110	I/O	外部内存接口2 数据线4
EQEP3S	5			I/O	增强型QEP3 选通信号
SCIRXDA	6			I	SCI-A 接收数据
SPISOMIB	15			I/O	SPI-B 从器件输出, 主器件输入 ⁽²⁾
GPIO65	0, 4, 8, 12			I/O	通用输入/输出端口65
EM1D19	2			I/O	外部存储器接口1 数据线19
EM2D3	3	K16	111	I/O	外部内存接口2 数据线3
EQEP3I	5			I/O	增强型QEP3 索引信号
SCITXDA	6			O	SCI-A 发送数据
SPICLKB	15			I/O	SPI-B 时钟 ⁽²⁾
GPIO66	0, 4, 8, 12			I/O	通用输入/输出端口66 ⁽³⁾
EM1D18	2			I/O	外部存储器接口1 数据线18
EM2D2	3	K17	112	I/O	外部内存接口2 数据线2
SDAB	6			I/OD	I2C-B 数据漏极开路双向端口
SPISTEB	15			I/O	SPI-B 从器件发送使能 ⁽²⁾
GPIO67	0, 4, 8, 12			I/O	通用输入/输出端口67
EM1D17	2	B19	132	I/O	外部存储器接口1 数据线17
EM2D1	3			I/O	外部内存接口2 数据线1
GPIO68	0, 4, 8, 12			I/O	通用输入/输出端口68
EM1D16	2	C18	133	I/O	外部存储器接口1 数据线16
EM2D0	3			I/O	外部内存接口2 数据线0
GPIO69	0, 4, 8, 12			I/O	通用输入/输出端口69
EM1D15	2	B18	134	I/O	外部存储器接口1 数据线15
SCLB	6			I/OD	I2C-B 时钟漏极开路双向端口
SPISIMOC	15			I/O	SPI-C 从器件输入, 主器件输出 ⁽²⁾
GPIO70	0, 4, 8, 12			I/O	通用输入/输出端口70 ⁽³⁾
EM1D14	2			I/O	外部存储器接口1 数据线14
CANRXA	5	A17	135	I	CAN-A 接收
SCITXDB	6			O	SCI-B 发送数据
SPISOMIC	15			I/O	SPI-C 从器件输出, 主器件输入 ⁽²⁾
GPIO71	0, 4, 8, 12			I/O	通用输入/输出端口71
EM1D13	2			I/O	外部存储器接口1 数据线13
CANTXA	5	B17	136	O	CAN-A 发送
SCIRXDB	6			I	SCI-B 接收数据
SPICLKC	15			I/O	SPI-C 时钟 ⁽²⁾

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO72	0, 4, 8, 12	B16	139	I/O	通用输入/输出端口72。 ⁽³⁾ 这是出厂默认引导模式选择引脚1。
EM1D12	2			I/O	外部存储器接口1 数据线12
CANTXB	5			O	CAN-B 发送
SCITXDC	6			O	SCI-C 发送数据
SPISTEC	15			I/O	SPI-C 从器件发送使能 ⁽²⁾
GPIO73	0, 4, 8, 12	A16	140	I/O	通用输入/输出端口73
EM1D11	2			I/O	外部存储器接口1 数据线11
XCLKOUT	3			O/Z	外部时钟输出。此引脚从器件中输出所选时钟信号的分频版本。使用CLKSRCCTL3.XCLKOUTSEL 位字段选择时钟信号，而使用XCLKOUTDIVSEL.XCLKOUTDIV 位字段选择分频比。
CANRXB	5			I	CAN-B 接收
SCIRXDC	6			I	SCI-C 接收
GPIO74	0, 4, 8, 12	C17	141	I/O	通用输入/输出端口74
EM1D10	2			I/O	外部存储器接口1 数据线10
GPIO75	0, 4, 8, 12	D16	142	I/O	通用输入/输出端口75
EM1D9	2			I/O	外部存储器接口1 数据线9
GPIO76	0, 4, 8, 12	C16	143	I/O	通用输入/输出端口76
EM1D8	2			I/O	外部存储器接口1 数据线8
SCITXDD	6			O	SCI-D 发送数据
GPIO77	0, 4, 8, 12	A15	144	I/O	通用输入/输出端口77
EM1D7	2			I/O	外部存储器接口1 数据线7
SCIRXDD	6			I	SCI-D 接收数据
GPIO78	0, 4, 8, 12	B15	145	I/O	通用输入/输出端口78
EM1D6	2			I/O	外部存储器接口1 数据线6
EQEP2A	6			I	增强型QEP2 输入端口A
GPIO79	0, 4, 8, 12	C15	146	I/O	通用输入/输出端口79
EM1D5	2			I/O	外部存储器接口1 数据线5
EQEP2B	6			I	增强型QEP2 输入端口B
GPIO80	0, 4, 8, 12	D15	148	I/O	通用输入/输出端口80
EM1D4	2			I/O	外部存储器接口1 数据线4
EQEP2S	6			I/O	增强型QEP2 选通信号
GPIO81	0, 4, 8, 12	A14	149	I/O	通用输入/输出端口81
EM1D3	2			I/O	外部存储器接口1 数据线3
EQEP2I	6			I/O	增强型QEP2 索引信号

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO82	0, 4, 8, 12	B14	150	I/O	通用输入/输出端口82
EM1D2	2			I/O	外部存储器接口1 数据线2
GPIO83	0, 4, 8, 12	C14	151	I/O	通用输入/输出端口83
EM1D1	2			I/O	外部存储器接口1 数据线1
GPIO84	0, 4, 8, 12	A11	154	I/O	通用输入/输出84。这是出厂默认引导模式选择引脚0。
SCITXDA	5			O	SCI-A 发送数据
MDXB	6			O	McBSP-B 发送串行数据
MDXA	15			O	McBSP-A 发送串行数据
GPIO85	0, 4, 8, 12	B11	155	I/O	通用输入/输出端口85
EM1D0	2			I/O	外部存储器接口1 数据线0
SCIRXDA	5			I	SCI-A 接收数据
MDRB	6			I	McBSP-B 接收串行数据
MDRA	15			I	McBSP-A 接收串行数据
GPIO86	0, 4, 8, 12	C11	156	I/O	通用输入/输出端口86
EM1A13	2			O	外部存储器接口1 地址线13
EM1CAS	3			O	外部存储器接口1 列地址选通
SCITXDB	5			O	SCI-B 发送数据
MCLKXB	6			I/O	McBSP-B 发送时钟
MCLKXA	15			I/O	McBSP-A 发送时钟
GPIO87	0, 4, 8, 12	D11	157	I/O	通用输入/输出端口87
EM1A14	2			O	外部存储器接口1 地址线14
EM1RAS	3			O	外部存储器接口1 行地址选通
SCIRXDB	5			I	SCI-B 接收数据
MFSXB	6			I/O	McBSP-B 发送帧同步
MFSXA	15			I/O	McBSP-A 发送帧同步
GPIO88	0, 4, 8, 12	C6	170	I/O	通用输入/输出88
EM1A15	2			O	外部存储器接口1 地址线15
EM1DQM0	3			O	外部存储器接口1 字节0 的输入/输出掩码
GPIO89	0, 4, 8, 12	D6	171	I/O	通用输入/输出端口89
EM1A16	2			O	外部存储器接口1 地址线16
EM1DQM1	3			O	外部内存接口1 字节1 的输入/输出掩码
SCITXDC	6			O	SCI-C 发送数据
GPIO90	0, 4, 8, 12	A5	172	I/O	通用输入/输出端口90
EM1A17	2			O	外部存储器接口1 地址线17
EM1DQM2	3			O	外部存储器接口1 字节2 的输入/输出掩码
SCIRXDC	6			I	SCI-C 接收数据

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO91	0, 4, 8, 12	B5	173	I/O	通用输入/输出端口91
EM1A18	2			O	外部存储器接口1 地址线18
EM1DQM3	3			O	外部存储器接口1 字节3 的输入/输出掩码
SDAA	6			I/OD	I2C-A 数据漏极开路双向端口
GPIO92	0, 4, 8, 12	A4	174	I/O	通用输入/输出端口92
EM1A19	2			O	外部存储器接口1 地址线19
EM1BA1	3			O	外部存储器接口1 存储库地址1
SCLA	6			I/OD	I2C-A 时钟漏极开路双向端口
GPIO93	0, 4, 8, 12	B4	175	I/O	通用输入/输出端口93
EM1BA0	3			O	外部存储器接口1 存储库地址0
SCITXDD	6			O	SCI-D 发送数据
GPIO94	0, 4, 8, 12	A3	176	I/O	通用输入/输出端口94
SCIRXDD	6			I	SCI-D 接收数据
GPIO95	0, 4, 8, 12	B3	-	I/O	通用输入/输出端口95
GPIO96	0, 4, 8, 12	C3	-	I/O	通用输入/输出端口96
EM2DQM1	3			O	外部存储器接口2 字节1 的输入/输出掩码
EQEP1A	5			I	增强型QEP1 输入端口A
GPIO97	0, 4, 8, 12	A2	-	I/O	通用输入/输出端口97
EM2DQM0	3			O	外部存储器接口2 字节0 的输入/输出掩码
EQEP1B	5			I	增强型QEP1 输入端口B
GPIO98	0, 4, 8, 12	F1	-	I/O	通用输入/输出端口98
EM2A0	3			O	外部存储器接口2 地址线0
EQEP1S	5			I/O	增强型QEP1 选通信号
GPIO99	0, 4, 8, 12	G1	17	I/O	通用输入/输出端口99
EM2A1	3			O	外部存储器接口2 地址线1
EQEP1I	5			I/O	增强型QEP1 索引信号
GPIO100	0, 4, 8, 12	H1	-	I/O	通用输入/输出端口100
EM2A2	3			O	外部存储器接口2 地址线2
EQEP2A	5			I	增强型QEP2 输入端口A
SPISIMOC	6			I/O	SPI-C 从器件输入, 主器件输出
GPIO101	0, 4, 8, 12	H2	-	I/O	通用输入/输出端口101
EM2A3	3			O	外部存储器接口2 地址线3
EQEP2B	5			I	增强型QEP2 输入端口B
SPISOMIC	6			I/O	SPI-C 从器件输出, 主器件输入

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO102	0, 4, 8, 12	H3	-	I/O	通用输入/输出端口102
EM2A4	3			O	外部存储器接口2 地址线4
EQEP2S	5			I/O	增强型QEP2 选通信号
SPICLKC	6			I/O	SPI-C 时钟
GPIO103	0, 4, 8, 12	J1	-	I/O	通用输入/输出端口103
EM2A5	3			O	外部存储器接口2 地址线5
EQEP2I	5			I/O	增强型QEP2 索引信号
$\overline{\text{SPISTEC}}$	6			I/O	SPI-C 从器件发送使能
GPIO104	0, 4, 8, 12	J2	-	I/O	通用输入/输出端口104
SDAA	1			I/OD	I2C-A 数据开漏双向端口
EM2A6	3			O	外部存储器接口2 地址线6
EQEP3A	5			I	增强型QEP3 输入端口A
SCITXDD	6			O	SCI-D 发送数据
GPIO105	0, 4, 8, 12	J3	-	I/O	通用输入/输出端口105
SCLA	1			I/OD	I2C-A 时钟漏极开路双向端口
EM2A7	3			O	外部存储器接口2 地址线7
EQEP3B	5			I	增强型QEP3 输入端口B
SCIRXDD	6			I	SCI-D 接收数据
GPIO106	0, 4, 8, 12	L2	-	I/O	通用输入/输出端口106
EM2A8	3			O	外部存储器接口2 地址线8
EQEP3S	5			I/O	增强型QEP3 选通信号
SCITXDC	6			O	SCI-C 发送数据
GPIO107	0, 4, 8, 12	L3	-	I/O	通用输入/输出端口107
EM2A9	3			O	外部存储器接口2 地址线9
EQEP3I	5			I/O	增强型QEP3 索引信号
SCIRXDC	6			I	SCI-C 接收数据
GPIO108	0, 4, 8, 12	L4	-	I/O	通用输入/输出端口108
EM2A10	3			O	外部存储器接口2 地址线10
GPIO109	0, 4, 8, 12	N2	-	I/O	通用输入/输出端口109
EM2A11	3			O	外部存储器接口2 地址线11
GPIO110	0, 4, 8, 12	M2	-	I/O	通用输入/输出端口110
EM2WAIT	3			I	外部存储器接口2 异步SRAM WAIT
GPIO111	0, 4, 8, 12	M4	-	I/O	通用输入/输出端口111
EM2BA0	3			O	外部存储器接口2 库地址0

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO112	0, 4, 8, 12			I/O	通用输入/输出端口112
EM2BA1	3	M3	-	O	外部存储器接口 2 库地址 1
GPIO113	0, 4, 8, 12			I/O	通用输入/输出端口113
EM2CAS	3	N4	-	O	外部存储器接口 2 列地址选通
GPIO114	0, 4, 8, 12			I/O	通用输入/输出端口114
EM2RAS	3	N3	-	O	外部存储器接口 2 行地址选通
GPIO115	0, 4, 8, 12			I/O	通用输入/输出端口115
EM2CS0	3	V12	-	O	外部存储器接口 2 芯片选择 0
GPIO116	0, 4, 8, 12			I/O	通用输入/输出端口116
EM2CS2	3	W10	-	O	外部存储器接口 2 芯片选择 2
GPIO117	0, 4, 8, 12			I/O	通用输入/输出端口117
EM2SDCKE	3	U12	-	O	外部存储器接口 2 SDRAM 时钟使能
GPIO118	0, 4, 8, 12			I/O	通用输入/输出端口118
EM2CLK	3	T12	-	O	外部存储器接口 2 时钟
GPIO119	0, 4, 8, 12			I/O	通用输入/输出端口119
EM2RNW	3	T15	-	O	外部存储器接口 2 读/不写
GPIO120	0, 4, 8, 12			I/O	通用输入/输出端口120
EM2WE	3			O	外部存储器接口 2 写入使能
USB0PFLT	15	U15	-	I/O	USB 外部稳压器电源故障指示器
GPIO121	0, 4, 8, 12			I/O	通用输入/输出端口121
EM2OE	3			O	外部存储器接口 2 输出使能
USB0EPEN	15	W16	-	I/O	USB 外部稳压器使能
GPIO122	0, 4, 8, 12			I/O	通用输入/输出端口122
SPISIM	6			I/O	SPI-C 从器件输入, 主器件输出
OC	7	T8	-	I	Σ - Δ 1 通道 1 数据输入
SD1_D1					
GPIO123	0, 4, 8, 12			I/O	通用输入/输出端口123
SPISOM	6			I/O	SPI-C 从器件输出, 主器件输入
IC	7	U8	-	I	Σ - Δ 1 通道 1 时钟输入
SD1_C1					
GPIO124	0, 4, 8, 12			I/O	通用输入/输出端口124
SPICL	6			I/O	SPI-C 时钟
KC	7	V8	-	I	Σ - Δ 1 通道 2 数据输入
SD1_D2					
GPIO125	0, 4, 8, 12			I/O	通用输入/输出端口125
SPISTEC	6	T9	-	I/O	SPI-C 从器件发送使能
SD1_C2	7			I	Σ - Δ 1 通道 2 时钟输入

终端				I/O/Z ⁽¹⁾	说明	
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号			
GPIO126	0, 4, 8, 12	U9	-	-	I/O	通用输入/输出端口126
SD1_D3	7				I	Σ - Δ 1 通道3 数据输入
GPIO127	0, 4, 8, 12	V9	-	-	I/O	通用输入/输出端口127
SD1_C3	7				I	Σ - Δ 1 通道3 时钟输入
GPIO128	0, 4, 8, 12	W9	-	-	I/O	通用输入/输出端口128
SD1_D4	7				I	Σ - Δ 1 通道4 数据输入
GPIO129	0, 4, 8, 12	T10	-	-	I/O	通用输入/输出端口129
SD1_C4	7				I	Σ - Δ 1 通道4 时钟输入
GPIO130	0, 4, 8, 12	U10	-	-	I/O	通用输入/输出端口130
SD2_D1	7				I	Σ - Δ 2 通道1 数据输入
GPIO131	0, 4, 8, 12	V10	-	-	I/O	通用输入/输出端口131
SD2_C1	7				I	Σ - Δ 2 通道1 时钟输入
GPIO132	0, 4, 8, 12	W18	-	-	I/O	通用输入/输出端口132
SD2_D2	7				I	Σ - Δ 2 通道2 数据输入
GPIO133/AUXCLKIN	0, 4, 8, 12	G18	118	-	I/O	通用输入/输出端口133。此GPIO 引脚的AUXCLKIN 功能可用于为辅助锁相环(AUXPLL) 提供单端3.3V 电平时钟信号, 其输出用于USB 模块。AUXCLKIN 时钟也可用于CAN 模块。
SD2_C2	7				I	Σ - Δ 2 通道2 时钟输入
GPIO134	0, 4, 8, 12	V18	-	-	I/O	通用输入/输出端口134
SD2_D3	7				I	Σ - Δ 2 通道3 数据输入
GPIO135	0, 4, 8, 12	U18	-	-	I/O	通用输入/输出端口135
SCITXDA	6				O	SCI-A 发送数据
SD2_C3	7				I	Σ - Δ 2 通道3 时钟输入
GPIO136	0, 4, 8, 12	T17	-	-	I/O	通用输入/输出端口136
SCIRXDA	6				I	SCI-A 接收数据
SD2_D4	7				I	Σ - Δ 2 通道4 数据输入
GPIO137	0, 4, 8, 12	T18	-	-	I/O	通用输入/输出端口137
SCITXDB	6				O	SCI-B 发送数据
SD2_C4	7				I	Σ - Δ 2 通道4 时钟输入
GPIO138	0, 4, 8, 12	T19	-	-	I/O	通用输入/输出端口138
SCIRXDB	6				I	SCI-B 接收数据
GPIO139	0, 4, 8, 12	N19	-	-	I/O	通用输入/输出端口139
SCIRXDC	6				I	SCI-C 接收数据

名称	终端			I/O/Z ⁽¹⁾	说明
	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO140 SCITXDC	0, 4, 8, 12 6	M19	-	I/O O	通用输入/输出端口140 SCI-C 发送数据
GPIO141 SCIRXDD	0, 4, 8, 12 6	M18	-	I/O I	通用输入/输出端口141 SCI-D 接收数据
GPIO142 SCITXDD	0, 4, 8, 12 6	L19	-	I/O O	通用输入/输出端口142 SCI-D 发送数据
GPIO143	0, 4, 8, 12	F18	-	I/O	通用输入/输出端口143
GPIO144	0, 4, 8, 12	F17	-	I/O	通用输入/输出端口144
GPIO145 EPWM1A	0, 4, 8, 12 1	E17	-	I/O O	通用输入/输出端口145 增强型PWM1 输出端口A (支持HRPWM)
GPIO146 EPWM1B	0, 4, 8, 12 1	D18	-	I/O O	通用输入/输出端口146 增强型PWM1 输出端口B (支持HRPWM)
GPIO147 EPWM2A	0, 4, 8, 12 1	D17	-	I/O O	通用输入/输出端口147 增强型PWM2 输出端口A (支持HRPWM)
GPIO148 EPWM2B	0, 4, 8, 12 1	D14	-	I/O O	通用输入/输出端口148 增强型PWM2 输出端口B (支持HRPWM)
GPIO149 EPWM3A	0, 4, 8, 12 1	A13	-	I/O O	通用输入/输出端口149 增强型PWM3 输出端口A (支持HRPWM)
GPIO150 EPWM3B	0, 4, 8, 12 1	B13	-	I/O O	通用输入/输出端口150 增强型PWM3 输出端口B (支持HRPWM)
GPIO151 EPWM4A	0, 4, 8, 12 1	C13	-	I/O O	通用输入/输出端口151 增强型PWM4 输出端口A (支持HRPWM)
GPIO152 EPWM4B	0, 4, 8, 12 1	D13	-	I/O O	通用输入/输出端口152 增强型PWM4 输出端口B (支持HRPWM)
GPIO153 EPWM5A	0, 4, 8, 12 1	A12	-	I/O O	通用输入/输出端口153 增强型PWM5 输出端口A (支持HRPWM)
GPIO154 EPWM5B	0, 4, 8, 12 1	B12	-	I/O O	通用输入/输出端口154 增强型PWM5 输出端口B (支持HRPWM)
GPIO155 EPWM6A	0, 4, 8, 12 1	C12	-	I/O O	通用输入/输出端口155 增强型PWM6 输出端口A (支持HRPWM)
GPIO156 EPWM6B	0, 4, 8, 12 1	D12	-	I/O O	通用输入/输出端口156 增强型PWM6 输出端口B (支持HRPWM)

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
GPIO157 EPWM7A	0, 4, 8, 12 1	B10	-	I/O O	通用输入/输出端口157 增强型PWM7 输出端口A (支持HRPWM)
GPIO158 EPWM7B	0, 4, 8, 12 1	C10	-	I/O O	通用输入/输出端口158 增强型PWM7 输出端口B (支持HRPWM)
GPIO159 EPWM8A	0, 4, 8, 12 1	D10	-	I/O O	通用输入/输出端口159 增强型PWM8 输出端口A (支持HRPWM)
GPIO160 EPWM8B	0, 4, 8, 12 1	B9	-	I/O O	通用输入/输出端口160 增强型PWM8 输出端口B (支持HRPWM)
GPIO161 EPWM9A	0, 4, 8, 12 1	C9	-	I/O O	通用输入/输出端口161 增强型PWM9 输出端口A
GPIO162 EPWM9B	0, 4, 8, 12 1	D9	-	I/O O	通用输入/输出端口162 增强型PWM9 输出端口B
GPIO163 EPWM10A	0, 4, 8, 12 1	A8	-	I/O O	通用输入/输出端口163 增强型PWM10 输出端口A
GPIO164 EPWM10B	0, 4, 8, 12 1	B8	-	I/O O	通用输入/输出端口164 增强型PWM10 输出端口B
GPIO165 EPWM11A	0, 4, 8, 12 1	C5	-	I/O O	通用输入/输出端口165 增强型PWM11 输出端口A
GPIO166 EPWM11B	0, 4, 8, 12 1	D5	-	I/O O	通用输入/输出端口166 增强型PWM11 输出端口B
GPIO167 EPWM12A	0, 4, 8, 12 1	C4	-	I/O O	通用输入/输出端口167 增强型PWM12 输出端口A
GPIO168 EPWM12B	0, 4, 8, 12 1	D4	-	I/O O	通用输入/输出端口168 增强型PWM12 输出端口B
XRS		F19	124	I/OD	<p>器件复位 (输入) 和看门狗复位 (输出)。器件具有内置上电复位(POR) 电路。在上电条件下, 此引脚由器件驱动为低电平。外部电路也可能会驱动此引脚使器件复位生效。当看门狗复位或NMI 看门狗复位时, 此引脚也在512 个OSCCLK 周期的看门狗复位持续时间内被驱动为电平。应在XRS 和V_{DDIO}之间放置一个值为 2.2kΩ 至 10kΩ 的电阻器。如果在 XRS 和V_{SS}之间放置一个电容器用于噪声滤除, 则该电容器的值应为100nF 或更小。当看门狗复位生效时, 这些值允许看门狗在512 个OSCCLK低周期内正确地驱动XRS 引脚至V_{OL}。此引脚的输出缓冲器是一个具有内部上拉电阻器的漏极开路。如果此引脚由外部器件驱动, 则应使用漏极开路器件进行驱动。</p> <p>MCU 驱动为低电平。在看门狗复位期间, XRS 引脚在</p>

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
时钟					
X1		G19	123	I	片载晶体振荡器输入。为了使用此振荡器，必须在 X1 和 X2 之间连接一个石英晶体。如果此引脚未使用，则必须被连接至 GND。此引脚也可用于馈入单端 3.3V 电平时钟。在这种情况下，X2 无连接(NC)。
X2		J19	121	O	片载晶体振荡器输出。可连接在 X1 和 X2 之间连接一个石英晶体。如果 X2 未使用，则必须处于未连接状态。
无连接					
NC		H4	-		无连接。BGA 焊球处于电气开路状态，未与裸片连接。
JTAG					
TCK		V15	81	I	带有内部上拉电阻器的 JTAG 测试时钟
TDI		W13	77	I	带有内部上拉电阻器的 JTAG 测试数据输入 (TDI)。在 TCK 的上升沿上，TDI 被计时至所选择的寄存器中（指令或数据）。
TDO		W15	78	O/Z	JTAG 扫描输出，测试数据输出(TDO)。所选寄存器（指令或数据）的内容在 TCK 下降沿从 TDO 移出。 ⁽³⁾
TMS		W14	80	I	带有内部上拉电阻器的 JTAG 测试模式选择(TMS)。此串行控制输入在 TCK 上升沿被计时到 TAP 控制器。
TRST		V14	79	I	使用内部下拉电阻器进行 JTAG 测试复位。驱动为高电平时，TRST 使扫描系统控制器件的运行。如果此信号被驱动至低电平，则此器件在功能模式下工作，且忽略测试复位信号。注意：在器件正常工作期间，TRST 必须始终保持低电平。此引脚上需要一个外部下拉电阻器。此电阻器的阻值应该基于适用于该设计的调试程序 Pod 的驱动强度。一个 2.2kΩ 或更小阻值的电阻器一般可提供足够的保护。电阻器的阻值特定于应用。TI 建议对每个目标板进行验证，以确保调试程序和应用程序正确运行。此引脚具有一个内部 50ns（标称值）干扰滤波器。
内部稳压器控制					
VREGENZ		J18	119	I	具有内部下拉电阻的内部稳压器使能。内部 VREG 不受支持，必须禁用。将 VREGENZ 连接至 VDDIO。
模拟、数字和 I/O 电源					
V _{DD}		E9	16		1.2V 数字逻辑电源引脚。TI 建议在每个 V _{DD} 引脚附近放置一个最小总电容值约为 20μF 的去耦电容器。去耦电容器的确切值应由您的系统电压调节解决方案确定。
		E11	21		
		F9	61		
		F11	76		
		G14	117		
		G15	126		
		J14	137		
		J15	153		
		K5	158		
		K6	169		
		P10	-		
		P13	-		
		R10	-		
	R13	-			

终端					说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号	I/O/Z ⁽¹⁾	
V _{DD3VFL}		R11	72	41	3.3V 闪存电源引脚。在每个引脚上放置一个最小值为0.1μF 的去耦电容器。
		R12	-	-	
V _{DDA}		P6	36	18	3.3V 模拟电源引脚。在每个引脚上放置一个最小值为2.2μF 且连接至V _{SSA} 的去耦电容器。
		R6	54	38	
V _{DDIO}		A9	3	2	3.3V 数字I/O 电源引脚。在每个引脚上放置一个最小值为0.1μF 的去耦电容器。去耦电容器的确切值应由您的系统电压调节解决方案决定。
		A18	11	10	
		B1	15	15	
		E7	20	40	
		E10	26	44	
		E13	62	55	
		E16	68	62	
		F4	75	72	
		F7	82	79	
		F10	88	83	
		F13	91	90	
		F16	99	94	
		G4	106	-	
		G5	114	-	
		G6	116	-	
		H5	127	-	
		H6	138	-	
		L14	147	-	
		L15	152	-	
		M1	159	-	
M5	168	-			
M6	-	-			
N14	-	-			
N15	-	-			
P9	-	-			
R9	-	-			
V19	-	-			
W8	-	-			
V _{DDOSC}		H16	120	65	3.3V 片上晶体振荡器 (X1 和X2) 的电源引脚以及两个内部零引脚振荡器(INTOSC)。在每个引脚上放置一个0.1μF (最小值) 的去耦电容器。
		H17	125	70	

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
V _{SS}		A1	PWR PAD		器件接地。对于四方扁平封装(QFP)，必须将封装底部的 PowerPAD 焊接到 PCB 的接地层。
		A10			
		A19			
		E5			
		E6			
		E8			
		E12			
		E14			
		E15			
		F5			
		F6			
		F8			
		F12			
		F14			
		F15			
		G16			
		G17			
		H8			
		H9			
		H10			
		H11			
		H12			
		H14			
		H15			
		J5			
		J6			
		J8			
		J9			
		J10			
		J11			
		J12			
		K8			
		K9			
K10					
K11					
K12					
K14					
K15					
L5					
L6					
L8					
L9					

终端				I/O/Z ⁽¹⁾	说明
名称	多路复用器位置	337 BA 焊球编号	176 QP 引脚编号		
V _{SS}		L10	PWR PAD		器件接地。对于四通道扁平封装(QFP)，必须将封装底部的 PowerPAD 焊接到 PCB 的接地层。
		L11			
		L12			
		L18			
		M8			
		M9			
		M10			
		M11			
		M12			
		M14			
		M15			
		N1			
		N5			
		N6			
		P7			
		P8			
		P11			
		P12			
		P14			
		P15			
R7					
R8					
R14					
R15					
W7					
W19					
V _{SSOSC}		H18	122		晶体振荡器 (X1 和 X2) 接地引脚。使用外部晶体时，请勿将此引脚连接至电路板接地，相反，将其连接至外部晶体振荡器电路的接地基准。如果未使用外部晶体，则此引脚可以连接至电路板接地。
		H19			
V _{SSA}		P1	34		模拟接地。 在 PZP 封装上，引脚 17 双键连接至 V _{SSA} 和 V _{REFLOA} 。此引脚必须连接至 V _{SSA} 。
		P5	52		
		R5	-		
		V7	-		
		W1	-		
ERRORSTS		U19	92	O	错误状态输出。此引脚有内部下拉电阻器。
FLT1		W12	73	I/O	闪存测试引脚1。为TI 预留。必须保持未连接状态。
FLT2		V13	74	I/O	闪存测试引脚2。为TI 预留。必须保持未连接状态。

(1) I = 输入, O = 输出, OD = 漏极开路, Z = 高阻抗

(2) 支持高速SPI的GPIO多路复用器选项。在高速模式下使用SPI时(在SPICCR中, HS_MODE = 1), 需要使用此引脚多路复用器选项。在高速模式下未使用SPI时(在SPICCR中, HS_MODE = 0), 此多路复用器选项仍然可用。

(3) 此引脚的输出阻抗可低至22Ω。根据系统PCB特征, 此输出可以具有快速边沿和振铃。如果这是个问题, 用户应采取预防措施, 例如增加一个39Ω(容差为10%)串联终端电阻器或实现一些其他终端方案。还建议使用提供的IBIS模型对系统级信号进行完整性分析。如果此引脚用于输入功能, 则无需终端。

联系方式

公司网址: www.advancechip.com

联系邮箱: sales@advancechip.com

销售联系电话: 0731-88731027 (长沙)

025-66051670 (南京)

公司总部地址: 长沙市湘江新区北斗产业园黄金园 A5 栋

南京销售中心: 南京市雨花台区软件大道 106 号 2 号楼 802 室



预出版